

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-243656

(43)Date of publication of application : 11.09.1998

(51)Int.Cl.

H02M 7/48  
H01F 38/08  
H05B 41/02  
H05B 41/24

(21)Application number : 09-041220

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 25.02.1997

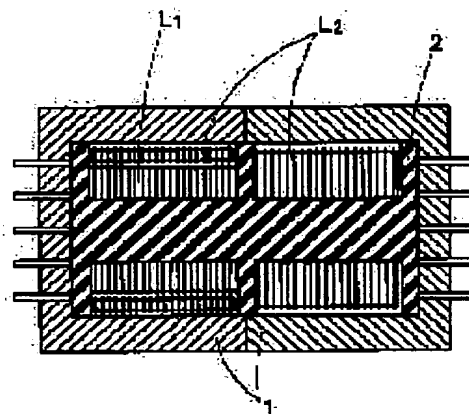
(72)Inventor : MANNAMI HIROAKI  
MURAKAMI YOSHINOBU  
NAKANO TOMOYUKI  
ONISHI NAOKI

## (54) POWER SUPPLY

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To form a leakage transformer which can input an input current corresponding to an output power and realize reduction in size of the leakage transformer in the case where an input current input from an AC power supply is limited by a resonance current of a load in an inverter having a resonance circuit including a leakage transformer.

**SOLUTION:** In a power converting circuit to convert an DC voltage obtained by rectifying and smoothing an AC power source to a high frequency voltage, supplying a high frequency AC power to a load circuit via a leakage transformer and limiting an input current with a resonance current of load, a leakage transformed is formed in the structure that a part of the second coil L2 is wound overlapping on the first coil L1 and magnetic flux is canceled depending on the number of windings to control a leakage magnetic flux.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-243656

(43) 公開日 平成10年(1998) 9月11日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 2 M 7/48

H 0 2 M 7/48

A

Z

H 0 1 F 38/08

H 0 5 B 41/02

A

H 0 5 B 41/02

41/24

Z

41/24

H 0 1 F 31/06

5 0 1 C

審査請求 未請求 請求項の数 7 O L (全 7 頁) 最終頁に続く

(21) 出願番号

特願平9-41220

(22) 出願日

平成 9 年(1997) 2 月25日

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 万波 寛明

大阪府門真市大字門真1048番地 松下電工株式会社内

(72) 発明者 村上 善宣

大阪府門真市大字門真1048番地 松下電工株式会社内

(72) 発明者 中野 智之

大阪府門真市大字門真1048番地 松下電工株式会社内

(74) 代理人 弁理士 倉田 政彦

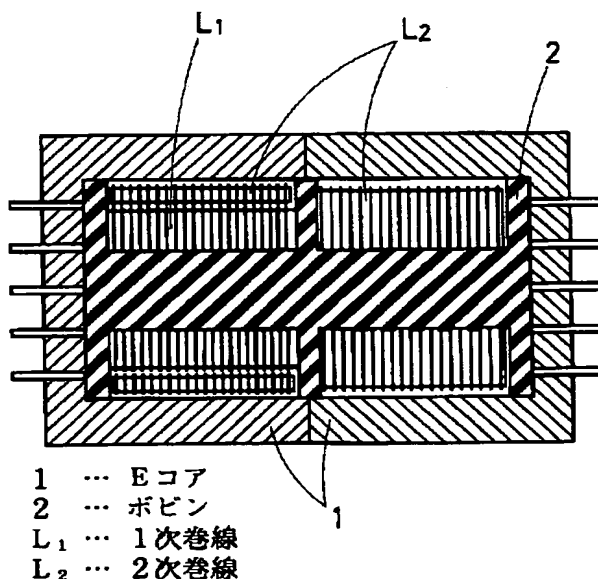
最終頁に続く

(54) 【発明の名称】 電源装置

(57) 【要約】

【課題】 リークージトランスを含む共振回路を有するインバータ装置で、交流電源から引き込まれる入力電流が負荷の共振電流により制限される場合において、所定の出力電流を流すリークージインダクタを得て、出力電力に見合った入力電流を引き込むことが可能なリークージトランスを構成し、かつ、リークージトランスの小型化を可能とする。

【解決手段】 交流電源を整流平滑して得た直流電圧を高周波に変換し、リークージトランスを介して負荷回路に高周波の交流電力を供給し、かつ負荷の共振電流により入力電流が制限される電力変換回路において、リークージトランスの構成を、第2の巻線 $L_2$ の一部を第1の巻線 $L_1$ と重ねて巻回し、重ね巻いた巻数に応じて磁束を打ち消し、漏れ磁束を抑制する。



## 【特許請求の範囲】

【請求項 1】 交流電源を整流平滑して得た直流電圧を高周波に変換し、リーケージトランスを介して負荷回路に高周波の交流電力を供給し、かつ負荷の共振電流により入力電流が制限される電力変換回路において、リーケージトランスの第 2 の巻線の一部を第 1 の巻線と重ねて巻回したことを特徴とする電源装置。

【請求項 2】 交流電源を整流平滑して得た直流電圧を高周波に変換し、リーケージトランスを介して負荷回路に高周波の交流電力を供給し、かつ負荷の共振電流により入力電流が制限される電力変換回路において、リーケージトランスのコアが第 1 及び第 2 のコアからなり、第 1 の巻線は第 1 のコア上に巻回され、第 2 の巻線は第 2 のコア上と、第 1 の巻線と同一のコア上との両方に巻回されていることを特徴とする電源装置。

【請求項 3】 前記電力変換回路が、交流電源を全波整流する全波整流器と、全波整流器の直流出力端子にダイオードを介して並列接続された平滑コンデンサと、前記ダイオードの両端に並列接続されたコンデンサと、前記平滑コンデンサの両端に並列接続されて交互にオン、オフする第 1 及び第 2 のスイッチング素子の直列回路と、第 1 及び第 2 のスイッチング素子に各々逆並列接続されたダイオードとを備え、全波整流器の直流出力端子とダイオードの接続点と、第 1 及び第 2 のスイッチング素子の接続点との間にリーケージトランスの第 1 の巻線と直流カット用の結合コンデンサの直列回路が接続されており、リーケージトランスの第 2 の巻線の両端には負荷回路が接続されているような回路において、リーケージトランスの構成を、第 2 の巻線の一部を第 1 の巻線と重ねて巻回したことを特徴とする請求項 1 記載の電源装置。

【請求項 4】 前記電力変換回路が、交流電源を全波整流する全波整流器と、全波整流器の直流出力端子にダイオードを介して並列接続された平滑コンデンサと、前記ダイオードの両端に並列接続されたコンデンサと、前記平滑コンデンサの両端に並列接続されて交互にオン、オフする第 1 及び第 2 のスイッチング素子の直列回路と、第 1 及び第 2 のスイッチング素子に各々逆並列接続されたダイオードとを備え、全波整流器の直流出力端子とダイオードの接続点と、第 1 及び第 2 のスイッチング素子の接続点との間にリーケージトランスの第 1 の巻線と直流カット用の結合コンデンサの直列回路が接続されており、リーケージトランスの第 2 の巻線の両端には負荷回路が接続されているような回路において、リーケージトランスのコアが第 1 及び第 2 のコアからなり、第 1 の巻線は第 1 のコア上に巻回され、第 2 の巻線は第 2 のコア上と、第 1 の巻線と同一のコア上との両方に巻回されていることを特徴とする請求項 2 記載の電源装置。

【請求項 5】 リーケージトランスのコアが、第 1 及び第 2 のコアからなり、第 1 の巻線は第 1 のコア上に巻

回され、第 2 の巻線は第 2 のコア上と、第 1 の巻線と同一のコア上との両方に巻回され、かつ第 2 の巻線の一部を第 1 の巻線と重ねて巻回したことを特徴とする請求項 2 又は 4 記載の電源装置。

【請求項 6】 前記負荷回路が放電灯とコンデンサにより構成されていることを特徴とする請求項 3 又は 4 記載の電源装置。

【請求項 7】 前記第 2 の巻線の両端に蛍光ランプのフィラメントの電源側端子が接続され、蛍光ランプのフィラメントの非電源側端子間にコンデンサが並列接続されていることを特徴とする請求項 1 乃至 6 のいずれかに記載の電源装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、交流電源を整流平滑して得た直流を高周波に変換して負荷回路に供給する電源装置に関するものである。

## 【0002】

【従来の技術】図 6 に従来例の基本回路図を示す。以下、その回路構成について説明する。全波整流器 DB の交流入力端子には、トランス L<sub>3</sub> とコンデンサ C<sub>5</sub>、C<sub>6</sub> よりなるフィルタ回路を介して交流電源 V<sub>s</sub> が接続されている。全波整流器 DB の直流出力端子には、ダイオード D<sub>1</sub> を介して平滑コンデンサ C<sub>1</sub> が接続されている。平滑コンデンサ C<sub>1</sub> には、MOSFET よりなるスイッチング素子 Q<sub>1</sub>、Q<sub>2</sub> の直列回路が並列接続されている。ダイオード D<sub>1</sub> と全波整流器 DB の接続点と、スイッチング素子 Q<sub>1</sub>、Q<sub>2</sub> の接続点との間には、リーケージトランス T<sub>1</sub> の 1 次巻線 L<sub>1</sub> とコンデンサ C<sub>3</sub> とからなる直列回路が接続されている。リーケージトランス T<sub>1</sub> の 2 次巻線 L<sub>2</sub> の両端には、放電灯 1 a のフィラメントの電源側端子が接続されており、放電灯 1 a のフィラメントの非電源側端子間にはコンデンサ C<sub>2</sub> が並列接続されている。また、ダイオード D<sub>1</sub> の両端にはコンデンサ C<sub>4</sub> が並列接続されている。

【0003】以下、上記回路の動作について説明する。まず、インバータの動作について説明する。インバータはスイッチング素子 Q<sub>1</sub>、Q<sub>2</sub> とリーケージトランス T<sub>1</sub>（リーケージインダクタ L<sub>0</sub>）、コンデンサ C<sub>2</sub>、C<sub>3</sub> 及び放電灯 1 a で構成されている。スイッチング素子 Q<sub>1</sub>、Q<sub>2</sub> が高速度で交互にオン、オフし、平滑コンデンサ C<sub>1</sub> の直流電圧を高周波の交流に変換して、放電灯 1 a を高周波点灯させる。コンデンサ C<sub>2</sub> は放電灯 1 a のフィラメントの予熱電流通電経路を構成しており、またリーケージインダクタ L<sub>0</sub> との共振用コンデンサも兼ねている。コンデンサ C<sub>3</sub> は直流成分カット用の結合コンデンサである。

【0004】上記回路においてスイッチング素子 Q<sub>2</sub> がオンすると、平滑コンデンサ C<sub>1</sub> からコンデンサ C<sub>4</sub>、リーケージトランス T<sub>1</sub> の 1 次巻線 L<sub>1</sub>、コンデンサ C

3、スイッチング素子 $Q_2$ を経て平滑コンデンサ $C_1$ に戻る経路で電流が流れる。このとき、コンデンサ $C_4$ が充電され、 $|V_{in}| > V_{C1} - V_{C4}$ が成立するとき、全波整流器 $DB$ から、リーケージトランス $T_1$ の1次巻線 $L_1$ 、コンデンサ $C_3$ 、スイッチング素子 $Q_2$ を経て全波整流器 $DB$ に戻る経路で電流が流れることになる。つまり、全波整流器 $DB$ の出力端と平滑コンデンサ $C_1$ の間に挿入したコンデンサ $C_4$ が全波整流器 $DB$ の出力電圧 $|V_{in}|$ と平滑コンデンサ $C_1$ の電圧 $V_{C1}$ との差の電圧を分担することになり、全波整流器 $DB$ の出力電圧 $|V_{in}|$ が平滑コンデンサ $C_1$ の電圧 $V_{C1}$ より低くても、入力電流 $I_{in}$ が高周波的に流れる。この入力歪改善動作により入力力率が高くなる。また、コンデンサ $C_5$ 、 $C_6$ とトランス $L_3$ を含むフィルタ回路により高周波成分を除去した入力電流波形は、高調波成分の少ない正弦波に近い波形とすることができる。

【0005】この回路では、入力歪改善動作により引き込まれる入力電流の割合はほぼ決まっており、リーケージトランス $T_1$ の1次巻線 $L_1$ を流れる共振電流 $I_{L1}$ の略1/3である。よって、リーケージトランス $T_1$ の昇圧比が小さく、その1次巻線 $L_1$ を流れる共振電流 $I_{L1}$ が少なくなるに従い、引き込まれる入力電流 $I_{in}$ が不足し、平滑コンデンサ $C_1$ の電圧 $V_{C1}$ が低下し、電源電圧 $V_{in}$ のピーク値以下になると、コンデンサインプットのパルス状の電流が流れるため、入力電流歪の悪化を招くことになる。一方、リーケージトランス $T_1$ の昇圧比が大きく、その1次巻線 $L_1$ を流れる共振電流 $I_{L1}$ が大きくなるに従い、共振電流 $I_{L1}$ が流れる経路に含まれるスイッチング素子 $Q_1$ 、 $Q_2$ でのスイッチングロスやリーケージトランス $T_1$ の巻線でのロスが増加するため、回路効率の低下を招くことになる。また、リーケージトランス $T_1$ の1次巻線 $L_1$ を流れる共振電流 $I_{L1}$ は、リーケージトランス $T_1$ の2次側を流れる電流 $I_{L2}$ の略昇圧比倍である。したがって、引き込まれる入力電流が負荷の共振電流に制限されるような回路において、リーケージトランス $T_1$ の設計を行う場合、負荷電流に応じてリーケージトランス $T_1$ の昇圧比を調節し、入力電流 $I_{in}$ にコンデンサインプットの電流が流れないようにしなければならない。そして、流れる電流に応じた線径、及び磁束が飽和しないような巻数が決まる。図8に従来のEE型コアを用いたリーケージトランスの形状を示す。図中、1はEコア、2はボビン、 $L_1$ は1次巻線、 $L_2$ は2次巻線である。

【0006】図7に他の従来例の回路図を示す。以下、その回路構成について説明する。全波整流器 $DB$ の交流入力端子には、トランス $L_3$ とコンデンサ $C_5$ 、 $C_6$ よりなるフィルタ回路を介して交流電源 $V_s$ が接続されている。全波整流器 $DB$ の直流出力端子には、コンデンサ $C_4$ が接続されると共に、ダイオード $D_1$ と平滑コンデンサ $C_1$ の直列回路が前記コンデンサ $C_4$ と並列に接続

されている。平滑コンデンサ $C_1$ の両端には、スイッチング素子 $Q_1$ 、 $Q_2$ の直列回路が並列接続されている。ダイオード $D_1$ と全波整流器 $DB$ の接続点と、スイッチング素子 $Q_1$ 、 $Q_2$ の接続点との間には、リーケージトランス $T_1$ の1次巻線 $L_1$ とコンデンサ $C_3$ とからなる直列回路が接続されている。リーケージトランス $T_1$ の2次巻線 $L_2$ の両端には、放電灯 $I_{a1}$ と放電灯 $I_{a2}$ のフィラメントの電源側端子が直列に接続されており、放電灯 $I_{a1}$ 、放電灯 $I_{a2}$ のフィラメントの非電源側端子間にはコンデンサ $C_{21}$ とコンデンサ $C_{22}$ が各々並列接続されている。

【0007】以下、上記回路動作について説明する。まず、インバータの動作について説明する。インバータはスイッチング素子 $Q_1$ 、 $Q_2$ とリーケージトランス $T_1$ （リーケージインダクタ $L_0$ ）、コンデンサ $C_{21}$ 、 $C_{22}$ 、コンデンサ $C_3$ 、放電灯 $I_{a1}$ 及び放電灯 $I_{a2}$ で構成されている。スイッチング素子 $Q_1$ 、 $Q_2$ が高速度で交互にオン、オフし、平滑コンデンサ $C_1$ の直流電圧を高周波の交流に変換して、放電灯 $I_{a1}$ 、 $I_{a2}$ を高周波点灯させる。コンデンサ $C_{21}$ 、 $C_{22}$ は放電灯 $I_{a1}$ 、 $I_{a2}$ のフィラメントの予熱電流通電経路を構成しており、またリーケージインダクタ $L_0$ との共振用コンデンサも兼ねている。コンデンサ $C_3$ は直流成分カット用の結合コンデンサである。

【0008】上記回路において、次に挙げる6つの動作モードがある。

モード①：スイッチング素子 $Q_1$ がオンすると、コンデンサ $C_1$ からスイッチング素子 $Q_1$ 、コンデンサ $C_3$ 、リーケージトランス $T_1$ の1次巻線 $L_1$ 、コンデンサ $C_4$ を経て平滑コンデンサ $C_1$ に戻る経路でコンデンサ $C_4$ が $V_{dc}$ に充電されるまで電流が流れる。

【0009】モード②：モード①の状態から、コンデンサ $C_4$ が $V_{dc}$ まで充電された後、共振電流は、リーケージトランス $T_1$ の1次巻線 $L_1$ 、ダイオード $D_1$ 、スイッチング素子 $Q_1$ 、コンデンサ $C_3$ を通過してリーケージトランス $T_1$ の1次巻線 $L_1$ の経路で流れる。

【0010】モード③：モード②の状態から、スイッチング素子 $Q_1$ がオフして、スイッチング素子 $Q_2$ がオンとなるスイッチング動作により、共振電流は、リーケージトランス $T_1$ の1次巻線 $L_1$ 、ダイオード $D_1$ 、平滑コンデンサ $C_1$ 、スイッチング素子 $Q_2$ の内蔵ダイオード、コンデンサ $C_3$ を通過してリーケージトランス $T_1$ の1次巻線 $L_1$ の経路で流れる。

【0011】モード④：共振電流の転流により、コンデンサ $C_3$ 、スイッチング素子 $Q_2$ 、コンデンサ $C_4$ 、リーケージトランス $T_1$ の1次巻線 $L_1$ を通過してコンデンサ $C_3$ の経路で共振電流は流れ、コンデンサ $C_4$ の放電が行われる。

【0012】モード⑤：モード④の状態から、 $|V_{in}| > V_{C1}$ となる時点より、共振電流は電源 $V_s$ を介し

て、全波整流器DB、リーケージトランスT1の1次巻線L1、コンデンサC3、スイッチング素子Q2を通して全波整流器DBの経路で流れる。

【0013】モード⑥：モード⑤の状態から、スイッチング素子Q1がオンして、スイッチング素子Q2がオフとなるスイッチング動作により、共振電流は、電源Vsを介して、全波整流器DB、リーケージトランスT1の1次巻線L1、コンデンサC3、スイッチング素子Q1の内蔵ダイオード、平滑コンデンサC1を通して全波整流器DBの経路で流れる。

【0014】上記各動作モードのうち、モード⑤とモード⑥のとき、入力電流Iinが高周波的に流れる。従って、この入力歪改善動作により入力力率が高くなる。また、コンデンサC5、C6とトランスL3を含むフィルタ回路により高周波成分を除去した入力電流波形は、高調波成分の少ない正弦波に近い波形とすることができる。以上の動作モード以外は、図6の従来例と同様である。

【0015】

【発明が解決しようとする課題】上記のような回路において、低コスト化のためリーケージトランスT1の小型化を図る場合、次のような課題がある。まず、磁束について考えると、最大磁束密度Bmは、1次巻線L1に印加される電圧V1に比例し、駆動周波数F、磁束が通るコアの断面積S、及び1次巻線L1の巻数N1に反比例する関係が有る。また、磁束を飽和させないためには、最大磁束密度Bmが0.25~0.3になるように設計しなければならないことが過去の例により分かっている。そこで、コアサイズが小さくなるとコアの断面積Sが小さくなるため、最大磁束密度Bmを満足するには1次巻線L1の巻数N1を増加する必要がある。

【0016】ところが、漏れ磁束 $\phi_L$ と巻数N1は比例関係にあるため、巻数N1を増加するとリーケージインダクタL0が増加することになる。したがって、リーケージトランスT1の小型化を行う場合、リーケージインダクタL0は巻数比の二乗に比例して増加し、その結果、所定の出力が得られなくなるという課題がある。例えば、巻数をN11からN12に増加した場合、リーケージインダクタはL01からL02に増加するものとする、 $L02 = (N12/N11)^2 \times L01$ となる。出力を増加するには駆動周波数Fを低くして、共振を強めるという手段も考えられるが、駆動周波数Fを低くすると最大磁束密度Bmが大きくなってしまふ。また、トランスの昇圧比を上げるという手段も考えられるが、前述のように回路効率の低下を招くことになるため、コンデンサインプットにならない程度にできる限り昇圧比は下げ、共振のリーケージインダクタL0を小さくした設計が望ましい。したがって、従来の設計ではコアサイズを小さくする余裕がある場合でも、リーケージインダクタL0が大きくなりすぎるためにリーケージトランスT1の小型化がで

ないという課題があった。

【0017】

【課題を解決するための手段】本発明にあっては、上記の課題を解決するために、図6又は図7に示すように、交流電源Vsを整流平滑して得た直流電圧を高周波に変換し、リーケージトランスT1を介して負荷回路に高周波の交流電力を供給し、かつ負荷の共振電流により入力電流が制限される電力変換回路において、リーケージトランスの構成を、図1に示すように、第2の巻線L2の一部を第1の巻線L1と重ねて巻回したことを特徴とするものである。あるいは、図2に示すように、リーケージトランスT1のコアが第1及び第2のコアからなり、図3に示すように、第1の巻線L1は第1のコア上に巻回され、第2の巻線L2は第2のコア上と、第1の巻線L1と同一のコア上との両方に巻回されていることを特徴とするものである。

【0018】

【発明の実施の形態】図1は本発明の第1実施例を示している。本実施例は、例えば図6あるいは図7に示したような、負荷の共振電流により引き込まれる入力電流が制限されるような回路において、リーケージトランスT1を図1に示すような構成とすることにより、所定の出力電流を流すリーケージインダクタL0を得ると共に、出力電力に見合った入力電流を引き込むことを可能とした上で、リーケージトランスT1の小型化を可能とするものである。本実施例におけるリーケージトランスT1の構成は、図2に示すような、いわゆるEEコア（Eコア+Eコア）を用いており、ポビン形状は1次巻線、及び2次巻線が個別に巻けるような形状となっている。そして、まずポビンの一方には1次巻線L1が巻かれており、ポビンの他方には2次巻線L2が巻かれており、その2次巻線L2の一部が磁束を打ち消すように1次巻線L1と重ねて巻かれている。図1に示したコア、ポビンの形状は一例を示したにすぎず、形が異なるものであってもよい。

【0019】このように、1次巻線L1と2次巻線L2を重ねて巻くことにより、重ね巻いた巻数に応じて磁束を打ち消し、漏れ磁束を抑制することができる。つまり、リーケージトランスT1をこのような構成にすることにより、重ね巻く巻数を変え、リーケージインダクタL0を調節することができる。

【0020】本実施例では簡単に安価なポビンを用い、2次巻線の一部を1次巻線と重ねて巻回することにより磁束を打ち消し、リーケージインダクタL0の増加を抑え、所定のリーケージインダクタL0を得ると共に、リーケージトランスT1の小型化を可能とするものである。尚、図6に示した回路において負荷が二灯の場合は、2次巻線の両端にバラサを介して放電灯を二灯並列に接続する構成が容易に考えられる。このように放電灯が複数になっても本実施例に示した発明による効果は

同様である。

【0021】次に、図3は本発明の第2実施例を示している。本実施例におけるリーケージトランスの構成は、いわゆるEEコアを用いており、ボビン2の形状は1次巻線L<sub>1</sub>及び2次巻線L<sub>2</sub>が個別に巻けるような形状となっている。まずボビンの一方には1次巻線L<sub>1</sub>が巻かれており、ボビンの他方には2次巻線L<sub>2</sub>が巻かれており、その一部が1次巻線が巻かれているのと同じコア上に重なるように巻かれている。また、ボビンの形状によっては、図4に示すような巻き方もある。

【0022】本実施例によれば1次巻線、2次巻線共に巻回が容易で、2次巻線の一部を1次巻線と同一のコア上に巻くことにより、その巻数に応じて1次側と2次側の結合が強まり、漏れ磁束が減少することによりリーケージインダクタL<sub>0</sub>の調節をすることができ、かつリーケージトランスの小型化を可能とするものである。例えば図6あるいは図7に示したような、負荷の共振電流により引き込まれる入力電流が制限されるような回路において、リーケージトランスT<sub>1</sub>を図3又は図4に示すような構成とすることにより、所定の出力電流を流すリーケージインダクタL<sub>0</sub>を得ると共に、出力電力に見合った入力電流を引き込むことが可能となり、かつ、リーケージトランスT<sub>1</sub>の小型化も可能となるものである。

【0023】次に、図5は本発明の第3実施例を示している。本実施例におけるリーケージトランスの構成は、いわゆるEEコアを用いており、ボビン2の形状は1次巻線L<sub>1</sub>及び2次巻線L<sub>2</sub>が個別に巻けるような形状となっている。まずボビンの一方には1次巻線L<sub>1</sub>が巻かれており、ボビンの他方には2次巻線L<sub>2</sub>が巻かれており、その一部が1次巻線L<sub>1</sub>が巻かれているのと同じコア上に重なるように巻かれている。さらに、2次巻線L<sub>2</sub>の一部が磁束を打ち消すように1次巻線L<sub>1</sub>と重ねて巻かれている。

【0024】本実施例は、例えば図6あるいは図7に示したような、負荷の共振電流により引き込まれる入力電流が制限されるような回路において、リーケージトランスT<sub>1</sub>を図5に示すような構成とすることにより、所定の出力電流を流すリーケージインダクタL<sub>0</sub>を得ると共に、出力電力に見合った入力電流を引き込むことを可能とした上で、リーケージトランスT<sub>1</sub>の小型化を可能とするものである。

【0025】従来例で述べたように、例えば図6あるいは図7に示したような回路では、負荷の共振電流により

引き込まれる入力電流が制限され、また、負荷回路に例えば蛍光灯などを含む共振回路を用いる場合、負荷の共振電流はランプ電流などに制限される。これら二つのことによりトランスの昇圧比も制限される。トランスの1次側、2次側に流れる電流により、各々の巻線の線径が決定する。1次巻線、2次巻線の巻数はコアサイズと磁束の飽和を考慮して決定される。1次巻線、2次巻線の巻回するスペースはコアサイズとボビン形状より決定される。

【0026】本実施例によれば、これらの制約下においても、1次巻線、2次巻線の巻数比に応じて、予め2次巻線の一部を1次巻線と同一のコア上に巻き、かつ2次巻線の一部を1次巻線と重ね巻くことで所定のリーケージインダクタに調節でき、効率よくリーケージトランスの小型化を可能とするものである。

【0027】

【発明の効果】本発明によれば、引き込まれる入力電流が負荷の共振電流により制限される回路において、所定の出力電流を流すリーケージインダクタを得て、出力電力に見合った入力電流を引き込むことが可能なリーケージトランスを構成した上で、リーケージトランスの小型化を可能とするという効果を有する。

【図面の簡単な説明】

【図1】本発明の第1実施例の要部構成を示す正面図である。

【図2】本発明の第1実施例に用いるコアの形状を示す正面図である。

【図3】本発明の第2実施例の要部構成を示す正面図である。

【図4】本発明の第2実施例の一変形例の要部構成を示す正面図である。

【図5】本発明の第3実施例の要部構成を示す正面図である。

【図6】従来の電源装置の一例を示す回路図である。

【図7】従来の電源装置の他の一例を示す回路図である。

【図8】従来の電源装置の要部構成を示す正面図である。

【符号の説明】

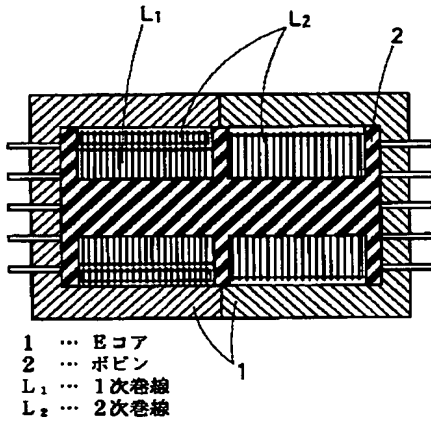
1     Eコア

2     ボビン

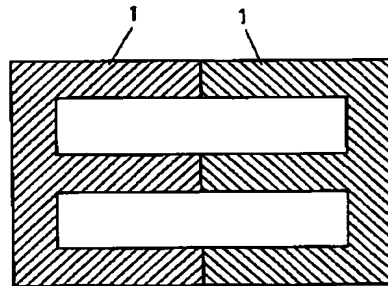
L<sub>1</sub>   1次巻線

L<sub>2</sub>   2次巻線

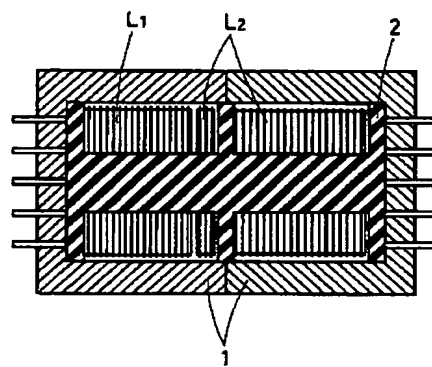
【図 1】



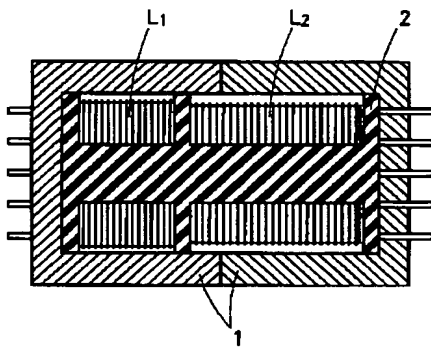
【図 2】



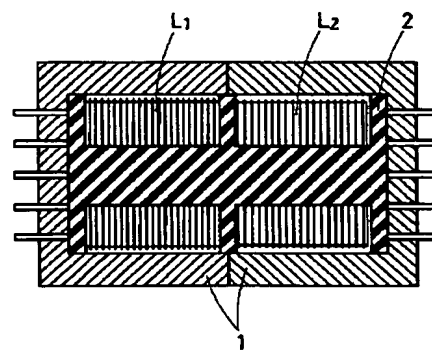
【図 4】



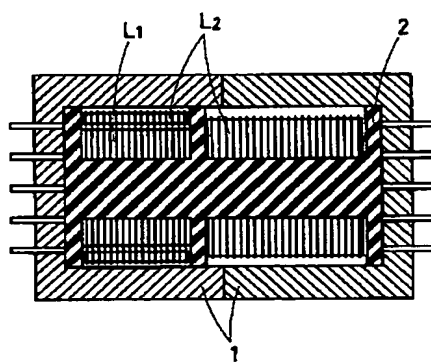
【図 3】



【図 8】

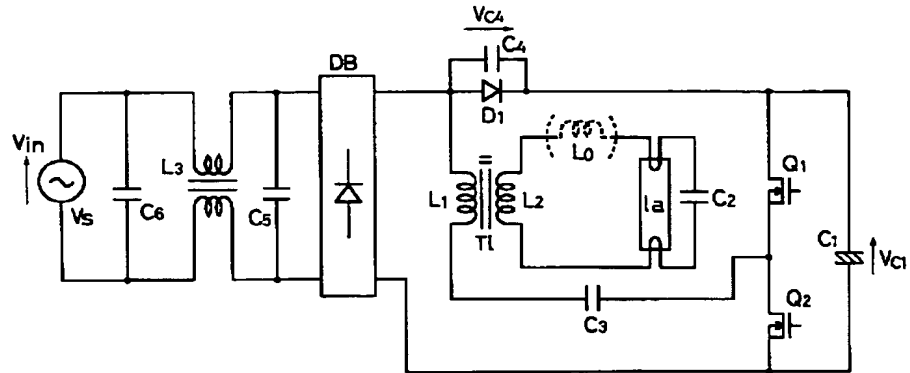


【図 5】

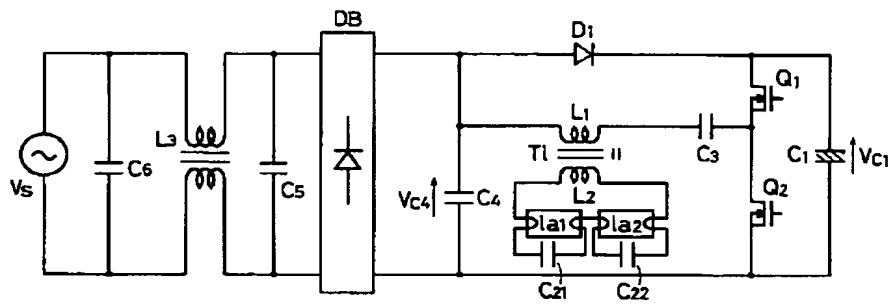




【図 6】



【図 7】



フロントページの続き

(51) Int. Cl. 6

識別記号

F I

H O 1 F 31/06

5 O 1 Z

(72) 発明者 大西 尚樹  
大阪府門真市大字門真1048番地 松下電工  
株式会社内